

PULSE DISTRIBUTOR FOR CONTROLLING FOUR-PHASE STEPPING MOTOR

Patent number: RU2133550
Publication date: 1999-07-20
Inventor: STOJALOV V V
Applicant: VA;; AKTSIONERNOE OBSHCHESTVO OTKRY;;
SMICHESKAJA KORPORACSIJA EHNER
Classification:
- international: H02P8/00
- european:
Application number: RU19980103908 19980303
Priority number(s): RU19980103908 19980303

Abstract of RU2133550

FIELD: step-by-step control of miscellaneous digital servo mechanisms for various control systems.
SUBSTANCE: pulse distributor has three-bit counter, four concurrently operating multiplexors, four pairs of D flip-flops, each pair being parallel- interconnected and connected to output of respective multiplexor, 4AND-NOT gates, RS flip-flop, one-shot multivibrator, control time step length shaper, and two delay circuits. **EFFECT:** improved reliability and reduced time of tests of drives built around stepping motors. 4 dwg

Data supplied from the **esp@cenet** database - Worldwide

THIS PAGE BLANK (USPTO)



(19) RU⁽¹¹⁾ 2 133 550⁽¹³⁾ C1
(51) МПК⁶ H 02 P 8/00

РОССИЙСКОЕ АГЕНТСТВО
ПО ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ РОССИЙСКОЙ ФЕДЕРАЦИИ

(21), (22) Заявка: 98103908/09, 03.03.1998

(46) Дата публикации: 20.07.1999

(56) Ссылки: SU 1474822 A1, 23.04.89. SU 1624656 A1, 30.01.91. SU 1677842 A1, 15.09.91. SU 1711317 A1, 07.02.92. US 4703244 A, 27.10.87.

(98) Адрес для переписки:
141070, Московская обл., Королев, ул.Ленина
4а, РКК "Энергия" им.С.П.Королева, отдел
промышленной собственности и инноватики

(71) Заявитель:
Акционерное общество открытого типа
Ракетно-космическая корпорация "Энергия"
им.С.П.Королева

(72) Изобретатель: Стоялов В.В.

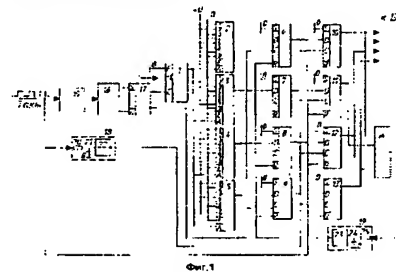
(73) Патентообладатель:
Акционерное общество открытого типа
Ракетно-космическая корпорация "Энергия"
им.С.П.Королева

(54) РАСПРЕДЕЛИТЕЛЬ ИМПУЛЬСОВ ДЛЯ УПРАВЛЕНИЯ ЧЕТЫРЕХФАЗНЫМ ШАГОВЫМ ДВИГАТЕЛЕМ

(57) Реферат:

Устройство предназначено для пошагового управления различными дискретными исполнительными механизмами, использующими шаговые электродвигатели (ШД), и может быть применено в составе управляющих систем в различных областях техники. Техническим результатом является повышение надежности процесса испытаний приводов СТР, построенных на базе ШД, при одновременном сокращении общего времени испытаний. Устройство содержит трехразрядный счетчик, четыре параллельно работающих мультиплексора, четыре пары D-триггеров, причем в каждой паре триггеры соединены последовательно и каждая пара подсоединена к выходу соответствующего мультиплексора, элемент 4И-НЕ, RS-триггер,

ждущий мультивибратор, формирователь длительности такта управления, два элемента задержки, 4 ил.



RU 2 133 550 C 1

RU 2 133 550 C 1

| |
|-------------|
| FP03- |
| 0371-00EPAR |
| 04.8.30 |
| S.R |

THIS PAGE BLANK (USPTO)

Изобретение относится к электротехнике и может быть использовано в дискретном электроприводе, построенном на базе четырехтактного шагового двигателя.

Известен распределитель импульсов для управления четырехтактным цифровым электроприводом (ЭП), выполненный на логических элементах (2И-ИЛИ-НЕ, 2И-НЕ, 3И-НЕ и инверторах) [1].

Известны также варианты построения распределителя импульсов на триггерах для управления шаговым электрогидроприводом [2].

Известен также распределитель импульсов для управления четырехфазным шаговым двигателем (ШД) [3], содержащий двухразрядный счетчик с входами тактовым и разрешения счета, первый, второй, третий и четвертый мультиплексоры, стробирующие входы (входы разрешения) которых объединены для подключения к шине стробирования, первый информационный вход первого, второй информационный вход второго, третий информационный вход третьего и четвертый информационный вход четвертого мультиплексоров объединены для подключения к шине питания, второй информационный вход первого, третий информационный вход второго, четвертый информационный вход третьего и первый информационный вход четвертого мультиплексоров объединены для соединения с шиной выбора режима коммутации, третий и четвертый информационные входы первого, первый и четвертый информационные входы второго, первый и второй информационные входы третьего, второй и третий информационные входы четвертого мультиплексоров объединены и подключены к общей шине, первые адресные входы мультиплексоров объединены и соединены с выходом младшего разряда двухразрядного счетчика, вторые адресные входы мультиплексоров объединены и подключены к выходу старшего разряда двухразрядного двоичного счетчика, содержащего вход для задания направления счета.

Из известных устройств устройство [3] наиболее близко по технической сути и принято за прототип. Недостатком данного устройства является то, что, судя по описанию, момент обесточивания обмоток не учитывает механическую постоянную времени привода. Обесточивание обмоток с одновременным запоминанием кода адреса команды в момент реверса ШД связано с возможной потерей шага при повторном включении привода. Кроме того, обесточивание обмоток происходит только при подаче на шину стробирования (вход разрешения) распределителя импульсов запрещающего сигнала, который необходимо еще каким-то образом сформировать, а затем и снять, т.е. должен реализовываться определенный алгоритм, тем не менее его описание и реализация в известном решении отсутствуют.

Бесконтактные моментные электродвигатели (БМЭД) постоянного тока [4], работающие в режиме четырехфазного шагового двигателя с парной коммутацией и без обратной связи по положению (разомкнутый режим), обычно применяются в приводах, где требуется очень высокая

надежность в течение длительного срока эксплуатации (десяtkи и сотни тысяч часов), например на долговременных орбитальных космических станциях в системах терморегулирования (СТР). Здесь рабочим является пошаговый с парной коммутацией режим управления БМЭД с длительными возможными остановками в обесточенном состоянии в любой точке диапазона перемещений исполнительного элемента, при этом длительность управляющего импульса, подаваемого на обмотки двигателя ($t_{\text{им}}$), выбирается заведомо большей механической постоянной времени ЭП ($t_{\text{им}} > t_{\text{мв}}$) и является величиной фиксированной. В ряде перспективных приводов, построенных на базе БМЭД и используемых в СТР, используется специальный пружинный механизм, восстановление амортизационных свойств которого после отработки шага происходит в течение довольно значительного времени ($2t_{\text{мв}} - 8t_{\text{мв}}$).

Длительность восстановления зависит от наработанного ресурса, от давления в системе, от температуры теплоносителя. При проведении испытаний на ресурс, когда общее время испытаний является критичным, необходимо длительность паузы в такте управления ШД регулировать с тем, чтобы минимизировать общую продолжительность испытаний, исходя при этом из конкретных условий работы привода и оставляя неизменной длительность управляющего импульса. Известное решение не дает возможности регулировать длительность такта управления без изменения длительности управляющего импульса.

Техническим результатом предлагаемого изобретения является повышение надежности процесса испытаний приводов СТР, построенных на базе ШД, при одновременном сокращении общего времени испытаний.

Технический результат достигается тем, что в известное устройство, содержащее счетчик с входами реверса, тактовым и разрешения счета, первый, второй, третий и четвертый мультиплексоры, введены первый, второй, третий, четвертый, пятый, шестой, седьмой, восьмой D-триггеры, элемент 4И-НЕ, RS-триггер, ждущий мультивибратор, формирователь длительности такта управления, первый элемент задержки, второй элемент задержки, при этом счетчик выполнен трехразрядным, а тактовый вход устройства соединен одновременно с R- входами пятого, шестого, седьмого и восьмого D-триггеров, через первый элемент задержки - с C- входами этих же триггеров и через формирователь длительности такта управления - с входом ждущего мультивибратора, выходы которого соединены с соответствующими входами RS-триггера, прямой выход которого соединен с тактовым входом счетчика, вход разрешения счета которого соединен с общей шиной, при этом выходы счетчика соединены с адресными входами мультиплексоров, а первый, второй, пятый, шестой каналы первого мультиплексора, второй, третий, шестой, седьмой каналы второго мультиплексора, первый, четвертый, пятый, восьмой каналы четвертого мультиплексора соединены с плюсовой шиной питания, а третий, четвертый, седьмой, восьмой каналы

первого мультиплексора, первый, четвертый, пятый, восьмой каналы второго мультиплексора, первый, второй, пятый, шестой каналы третьего мультиплексора, второй, третий, шестой, седьмой каналы четвертого мультиплексора и входы разрешения мультиплексоров соединены с общей шиной, причем выход каждого мультиплексора соединен с соответствующим D-входом первого, второго, третьего и четвертого D-триггеров, S-входы которых соединены с общей шиной, C-входы объединены и соединены с инверсным выходом RS-триггера, а R-входы первого, второго, третьего и четвертого D-триггеров также объединены и соединены через второй элемент задержки с выходом элемента 4И-НЕ, входы которого соединены с соответствующими выходами пятого, шестого, седьмого и восьмого D-триггеров, S-входы которых соединены с общей шиной, а D-входы соединены с соответствующими выходами первого, второго, третьего и четвертого D-триггеров.

В предлагаемом изобретении применена несколько иная по сравнению с прототипом схема соединения входов мультиплексоров и применен трехразрядный счетчик, соединенный выходами с адресными входами мультиплексоров, что, несмотря на некоторую избыточность, повышает надежность распределителя импульсов. В случае отказа одного из каналов любого мультиплексора в известном решении ШД при четырехтактной парной коммутации самопроизвольно изменяет направление вращения на одном из тактов, отработав уверенно один шаг из четырех необходимых. В предлагаемом решении при использовании трехразрядного счетчика и мультиплексора 564КП2 при изменении кода адреса от 001 до 111 цикл коммутации обмоток ШД повторяется дважды, при этом в случае отказа одного канала любого мультиплексора отработываются пять шагов из восьми.

В совокупности заявленных свойств предлагаемое техническое решение позволяет реализовать с повышенной достоверностью автономный пошаговый с парной коммутацией режим управления ШД привода с обесточиванием обмоток на каждом шаге во всем диапазоне перемещений регулирующего элемента (в том числе и с реверсом) при минимально необходимой подведенной мощности, при этом длительность формируемого управляющего импульса (t_{μ}) является величиной фиксированной, длительность же паузы является дискретно регулируемой величиной и выбирается оператором в зависимости от условий эксплуатации. Автономный пошаговый режим обеспечивает повышенную надежность отработки циклограммы управления в системах без обратной связи, позволяя в целом за минимально возможное общее время обеспечить процесс испытаний приводов по наработке на ресурс с сохранением реального режима управления.

Сущность предлагаемого изобретения поясняется: фиг. 1 - структурная схема предлагаемого устройства, фиг. 2 - схема формирователя длительности такта управления, фиг. 3 - схема ждущего мультивибратора, фиг. 4 - циклограмма

работы устройства.

Структурная схема предлагаемого устройства на фиг. 2 содержит: 1 - счетчик, 2, 3, 4, 5 - первый, второй, третий и четвертый мультиплексоры, 6, 7, 8, 9, 10, 11, 12, 13 - первый, второй, третий, четвертый, пятый, шестой, седьмой, восьмой D-триггеры, 14 - элемент 4И-НЕ, 15 - формирователь длительности такта управления, 16 - ждущий мультивибратор, 17 - RS-триггер, 18 - первый элемент задержки, 19 - второй элемент задержки, при этом тактовый вход распределителя импульсов соединен одновременно с R-входами пятого (10), шестого (11), седьмого (12) и восьмого (13) D-триггеров, через первый элемент задержки 18 - с C-входами этих же триггеров и через формирователь длительности такта управления 15 - с входом ждущего мультивибратора 16, выходы которого соединены с соответствующими входами RS-триггера (17), прямой выход которого соединен с тактовым входом счетчика (1), имеющим вход задания направления счета и вход разрешения счета, соединенный с общей шиной, при этом выходы счетчика 1 соединены с адресными входами мультивибраторов (2 - 5), а первый, второй, пятый, шестой каналы первого мультиплексора (2), второй, третий, шестой, седьмой, восьмой каналы третьего мультиплексора (4), первый, четвертый, пятый, восьмой каналы четвертого мультиплексора (5) соединены с плюсовой шиной питания, а третий, четвертый, седьмой, восьмой каналы первого мультиплексора, первый, четвертый, пятый, восьмой каналы второго мультиплексора, первый, второй, пятый, шестой каналы третьего мультиплексора, второй, третий, шестой, седьмой каналы четвертого мультиплексора и входы разрешения мультиплексоров соединены с общей шиной, при этом инверсный выход RS-триггера 17 соединен с C-входами первого (6), второго (7), третьего (8) и четвертого (9) D-триггеров, D-вход каждого из которых соединен с выходом соответствующего мультиплексора, S-входы первого, второго, третьего, четвертого, пятого, шестого, седьмого и восьмого D-триггеров соединены с общей шиной, а R-входы первого (6), второго (7), третьего (8) и четвертого (9) D-триггеров через второй элемент задержки 19 соединены с выходом элемента 4И-НЕ 14, входы которого соединены с соответствующими выходами пятого (10), шестого (11), седьмого (12) и восьмого (13) D-триггеров, соединенных D-входами с соответствующими выходами первого (6), второго (7), третьего (8) и четвертого (9) D-триггеров. Первый элемент задержки 18 содержит последовательно соединенные резистор 20 и конденсатор 21, а также инвертор 22, при этом свободный вывод резистора 20 соединен со входом элемента 18, а свободный вывод конденсатора 21 - с общей шиной, общая точка соединения резистора 20 и конденсатора 21 соединена со входом инвертора 22, выход которого является выходом элемента 18. Второй элемент задержки 19 содержит неинвертирующий повторитель 23 и последовательно соединенные конденсатор 24 и резистор 25, при этом свободный вывод конденсатора 24

соединен с общей шиной, свободный вывод резистора 25 - со входом элемента 19, а общая точка соединения резистора 25 и конденсатора 24 соединена со входом повторителя 23, выход которого является выходом элемента 19.

Устройство работает следующим образом. Необходимая длительность паузы в такте управления определяется интервалом между импульсами, поступающими непосредственно с выхода формирователя длительности такта управления 15, схема которого приведена на фиг. 2 и содержит задатчик количества импульсов 26, соединенный с первой группой входов цифрового компаратора со счетным входом 27 (микросхема - в дальнейшем мксх. - 564ИЕ14), второй вход которого соединен с четвертым выходом делителя частоты 28, реализованным на четырехразрядном счетчике (мксх. 564ИЕ10). Цифровой компаратор имеет входы предварительной записи начального кода (S0, S1, S2, S3) и вход разрешения записи (SE), соединенный через тумблер "Запись" с плюсовой шиной питания, вход задания направления счета соединен с общей шиной. Тактовый вход делителя частоты 28 соединен с шиной тактовых импульсов, вход задания направления счета - с плюсовой шиной питания, а вход разрешения счета соединен с общей шиной, при этом шина тактовых импульсов и первые три входа делителя частоты 28 соединены с соответствующими входами мультиплексора 29 (мксх. 564КП1), вход разрешения которого соединен с общей шиной, а адресные входы соединены с выходами счетчика 30 (мксх. 564ИЕ10), вход задания направления счета которого соединен с плюсовой шиной питания, вход разрешения счета соединен с общей шиной, при этом тактовый вход счетчика 30 соединен с выходом цифрового компаратора. Выход мультиплексора соединен с тактовым входом одновибратора на триггере 31 (мксх. 564ТМ2), D-вход которого соединен с плюсовой шиной питания, S-вход соединен с общей шиной. Длительность импульса, генерируемого одновибратором, определяется значениями последовательно соединенных резистора 32 и конденсатора 33, свободный вывод которого соединен с общей шиной, а другой - с R-входом триггера 31. Одновибратор содержит также последовательно соединенные резистор 34 и катодом к резистору диод 35 для улучшения фронтов формируемого импульса, при этом анод диода 35 соединен с R-входом триггера 31, сам диод включен параллельно резистору 32, а резистор 34 другим выводом соединен с прямым выходом триггера 31. В процессе работы импульсы с частотой f/n , где n - кратность деления частоты делителя импульсов 28 (в качестве примера приведено использование четвертого выхода делителя частоты 28. Для увеличения n достаточно перед S-входом компаратора 27 включить, например, 14-разрядный счетчик 561ИЕ16), поступают на счетный вход компаратора 27. По достижении заданного начального кода, компаратор 27 переключает импульсом со своего выхода мультиплексор 29 через счетчик 30 на другую частоту (длительность паузы). Перед началом испытаний оператор устанавливает начальный код (продолжительность цикла испытаний в

данном режиме) с помощью задатчика 26 и тумблера "Запись". В простейшем случае длительностью паузы может управлять оператор, подавая непосредственно на вход счетчика 30 импульсы с помощью тумблера. Счетчик 30 устанавливает адрес мультиплексора 29, на входы которого поступают импульсы с частотой: f - непосредственно с шины тактовых импульсов; $f/2$, $f/4$, $f/8$ - с выходов делителя 28. В зависимости от выбранного адресного кода на выходе мультиплексора присутствует соответствующая частота. Передним фронтом импульса по С-входу запускается одновибратор на D-триггере 31, который на своем выходе формирует импульс длительностью $\approx 0.1t_r$, где t_r - длительность тактового импульса. Импульс с выхода формирователя 15 поступает на ждущий мультивибратор 16, схема которого приведена на фиг. 3, а циклограмма работы всего устройства приведена на фиг. 4. Мультивибратор содержит два одновибратора на триггерах 36 и 37. Одновибратор на триггере 37 содержит задающую RC-цепочку, состоящую из последовательно соединенных резистора 38 и конденсатора 39, свободный вывод которого соединен с общей шиной, а другой - с R-входом триггера 37. Одновибратор содержит также последовательно соединенные резистор 40 и катодом к резистору диод 41 для улучшения фронтов формируемого импульса, при этом анод диода 41 соединен с R-входом триггера 37, сам диод включен параллельно резистору 38, а резистор 40 другим выводом соединен с прямым выходом триггера 37. Инверсный выход триггера 37 соединен с тактовым входом триггера 36. Триггер 36 также содержит задающую RC-цепочку, состоящую из последовательно соединенных резистора 42 и конденсатора 43, свободный вывод которого соединен с общей шиной, а другой - с R-входом триггера 36, и последовательно соединенные резистор 44 и катодом к резистору диод 45 для улучшения фронтов формируемого импульса, при этом анод диода 45 соединен с R-входом триггера 36, сам диод включен параллельно резистору 42, а резистор 44 другим выводом соединен с прямым выходом триггера 36 и с первым входом элемента 2ИЛИ-НЕ 47, второй вход которого соединен через инвертор 46 с входом мультивибратора. Прямые выходы триггеров 36 и 37 являются выходами ждущего мультивибратора, D-входы обоих триггеров соединены с плюсовой шиной питания, а их S-входы соединены с общей шиной. При поступлении импульса на мультивибратор 16 от формирователя длительности такта управления 15, одновибратор на триггере 37 формирует на первом выходе мультивибратора импульс длительностью $\approx 0.1t_r$, который, заряжая конденсатор 39 по мере достижения напряжения срабатывания на R-входе, перебрасывает триггер 37 в исходное состояние, при этом передним фронтом импульса с инверсного выхода триггера 37 запускается одновибратор на триггере 36, формирующий импульс длительностью $\approx 1.8t_r$. Инвертор 46 (мксх. 564ЛН2) и элемент 2 ИЛИ-НЕ 47 (мксх. 564ЛЕ5) обеспечивают запуск

-5-

RU 2133550 C1

RU 2133550 C1

мультивибратора при поступлении импульса на его вход. Импульс с первого выхода мультивибратора (момент t_1 , фиг. 4) изменяет состояние RS-триггера 17 (мкх. 564ТМ2) и соответственно счетчика 1. Счетчик 1 (мкх. 564ИЕ10) в соответствии с адресным кодом подключает соответствующие входы мультиплексоров (2 - 5) (мкх. 564КП2) (управляющие коды ШД) на D-входы соответствующих D-триггеров (6 - 9). (На фиг. 4 показано состояние триггеров 6, 10 для кодов "000" и "001" мультиплексора 2). Код с выходов мультиплексоров поступает на D-входы и записывается в триггеры 6 - 9 задним фронтом импульса, поступающего с инверсного выхода RS-триггера 17 (момент t_2). С выходов триггеров 6 - 9 коды поступают на D-входы триггеров 10 - 13 и записываются в них по C-входам первым же импульсом, поступающим с шины тактовых импульсов через элемент задержки 18 (момент t_3). В момент t_3 формируется передний фронт управляющего импульса (t_u). Первый элемент задержки 18, содержащий RC-цепь (резистор 20 и конденсатор 21) и последовательно инвертор 22 (мкх. 564ЛН2), обеспечивает разнесение во времени (в моменты формирования фронтов на интервале t_3-t_4) моментов записи информации в триггеры 10 - 13 и их сброса. Перед записью триггеры 10 - 13 обнуляются по R-входам предыдущим импульсом последовательности тактовых импульсов. В момент появления одного либо двух одновременно импульсов (логических нулей) на инверсных выходах триггеров 10 - 13 элемент 4И-НЕ 14 (мкх. 564ЛА8) подает команду через второй элемент задержки 19 на обнуление триггеров 6 - 9 и соответственно обнуление данных на D-входах триггеров 10 - 13. Элемент задержки 19 выполнен аналогично элементу 18. Назначение резистора 25 и конденсатора 24 аналогично назначению резистора 20 и конденсатора 21, 23 - формирователь фронта на повторителе мкх. 564ПУ4. Назначение второго элемента задержки 19 - обеспечение временного сдвига для надежной перезаписи информации с триггеров 6 - 9 в 10 - 13. В момент t_4 импульсом с шины тактовых импульсов триггеры 10 - 13 обнуляются, формируя тем самым задний фронт управляющего импульса (t_u). В моменты t_5 и t_6 последовательность формирования управляющих импульсов повторяется. Длительность управляющего импульса составляет $t_u \approx 0,9t_u$. Такое построение схемы позволяет исключить сбой импульса управления и нарушение его длительности на все время формирования, так как на момент формирования управляющих импульсов триггеры 6 - 9 закрыты для приема информации импульсом с инверсного выхода RS-триггера, а длительность управляющего импульса определяется длительностью тактового импульса, параметры которого всегда регламентируются. С выходов триггеров 10 - 13 импульсы управления поступают на фазные обмотки БМЭД. Реверс устройства обеспечивается подачей соответствующего сигнала на шину реверса. Этот режим обусловлен типом испытываемого привода: при круговом вращении исполнительного элемента на шине реверса постоянный сигнал одного уровня; при циклических переключениях

исполнительного элемента на шину реверса подается соответствующий сигнал от логического устройства.

Предлагаемое устройство по сравнению с известным обладает более высокой надежностью, автономностью, универсальностью и экономичностью, что позволяет с успехом его применять в течение всего цикла изготовления и испытаний электроприводов, построенных с использованием БМЭД.

Литература

1. Герман-Галкин С. Г. и др. Цифровые электроприводы с транзисторными преобразователями. Л., Энергоатомиздат. 1986, стр. 55-68.
2. Навроцкий К.Д., Сырицын Т.А., Степаков А.И. Шаговый гидропривод. М., Машиностроение. 1985, стр. 36-40.
3. Авторское свидетельство СССР N 1474822, кл. H 02 P 8/00.
4. Ю. М. Беленький, Г.С. Зеленков, А.Г. Микеров. Опыт разработки и применения бесконтактных моментных приводов. Л., ЛДНТП, 1987.

Формула изобретения:

Распределитель импульсов для управления четырехфазным шаговым двигателем, содержащий счетчик с входами реверса, тактовым и разрешения счета, первый, второй, третий и четвертый мультиплексоры, отличающийся тем, что в него введены первый, второй, третий, четвертый, пятый, шестой, седьмой, восьмой D-триггеры, элемент 4И-НЕ, RS-триггер, ждущий мультивибратор, формирователь длительности такта управления, первый элемент задержки, второй элемент задержки, при этом счетчик выполнен трехразрядным, а тактовый вход устройства соединен одновременно с R-входами пятого, шестого, седьмого и восьмого D-триггеров, через первый элемент задержки - с C-входами этих же триггеров и через формирователь длительности такта управления - с входом ждущего мультивибратора, выходы которого соединены с соответствующими входами RS-триггера, прямой выход которого соединен с тактовым входом счетчика, вход разрешения счета которого соединен с общей шиной, при этом выход счетчика соединен с адресными входами мультиплексора, а первый, второй, пятый, шестой каналы первого мультиплексора, второй, третий, шестой, седьмой каналы второго мультиплексора, третий, четвертый, седьмой, восьмой каналы третьего мультиплексора, первый, четвертый, пятый, восьмой каналы четвертого мультиплексора соединены с плюсовой шиной питания, а третий, четвертый, седьмой, восьмой каналы первого мультиплексора, первый, четвертый, пятый, восьмой каналы второго мультиплексора, первый, второй, пятый, шестой каналы третьего мультиплексора, второй, третий, шестой, седьмой каналы четвертого мультиплексора и входы разрешения мультиплексоров соединены с общей шиной, причем выход каждого мультиплексора соединен с соответствующим D-входом первого, второго, третьего и четвертого D-триггеров, S-входы которого соединены с общей шиной, C-входы объединены и соединены с инверсным выходом RS-триггера, а R-входы первого, второго,

третьего и четвертого D-триггеров также объединены и соединены через второй элемент задержки с выходом элемента 4И-НЕ, входы которого соединены с соответствующими выходами пятого, шестого,

седьмого и восьмого D-триггеров, S-входы которых соединены с общей шиной, а D-входы соединены с соответствующими выходами первого, второго, третьего и четвертого D-триггеров.

5

10

15

20

25

30

35

40

45

50

55

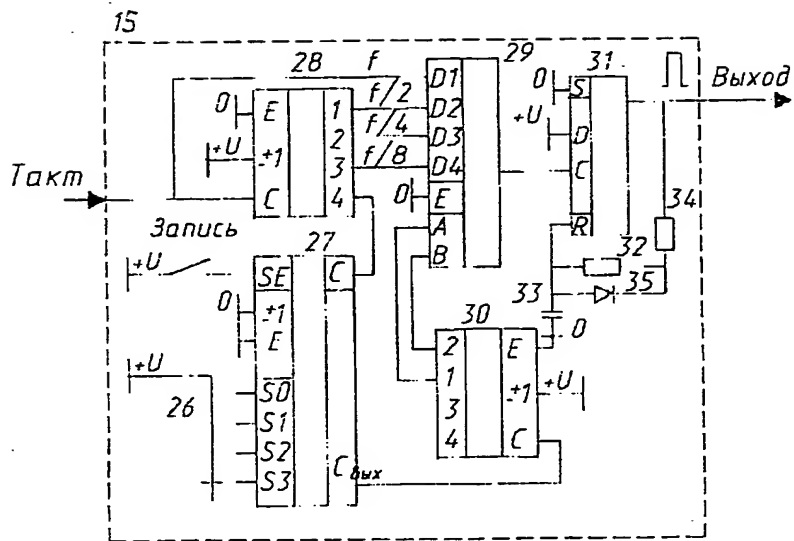
60

-7-

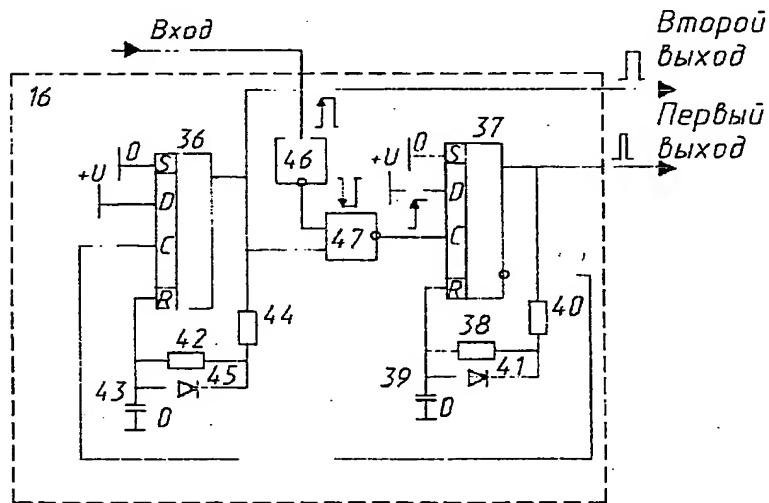
RU 2133550 C1

RU 2133550 C1

RU 2133550 C1

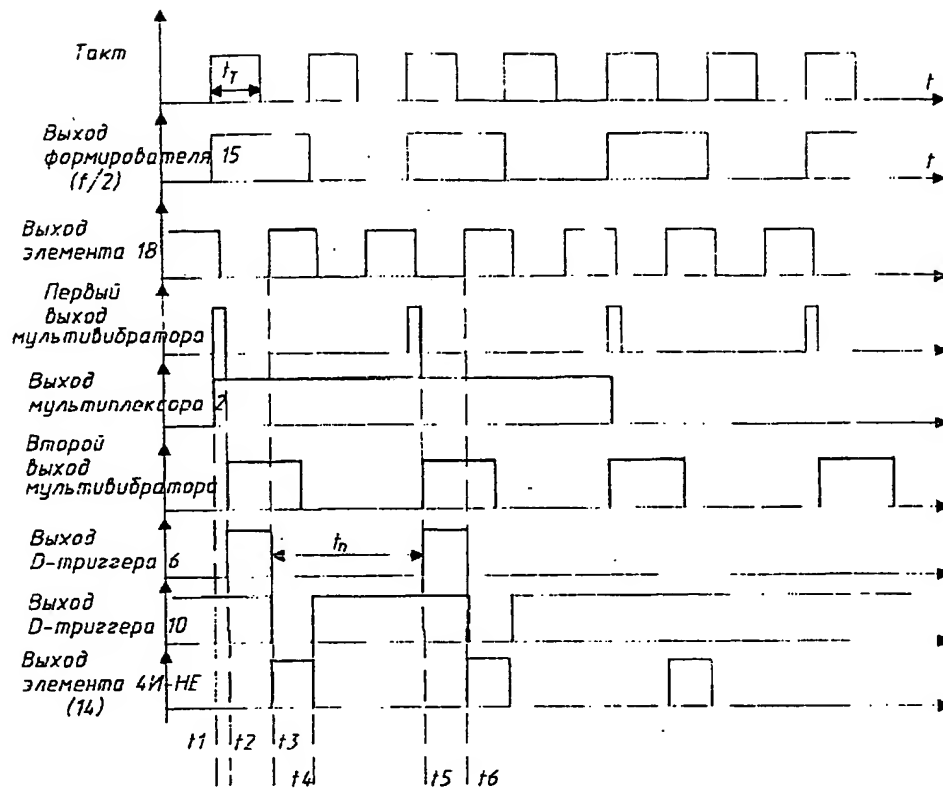


Фиг.2



Фиг.3

RU 2133550 C1



ФИГ. 4

RU 2133550 C1

RU 2133550 C1

THIS PAGE BLANK (USPTO)